

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
14. Februar 2002 (14.02.2002)

PCT

(10) Internationale Veröffentlichungsnummer
WO 02/13257 A2

(51) Internationale Patentklassifikation⁷: **H01L 21/762**,
29/739, 29/78

(21) Internationales Aktenzeichen: **PCT/EP01/08718**

(22) Internationales Anmeldedatum:
27. Juli 2001 (27.07.2001)

(25) Einreichungssprache: **Deutsch**

(26) Veröffentlichungssprache: **Deutsch**

(30) Angaben zur Priorität:
100 38 177.4 4. August 2000 (04.08.2000) **DE**

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme
von US): **INFINEON TECHNOLOGIES AG** [DE/DE];
Saint-Martin-Strasse 53, 81669 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **HIRLER, Franz**
[DE/DE]; Mozartstrasse 4, 84424 Isen (DE). **TIHANYL,**
Jenoe [DE/DE]; Isarweg 13, 85551 Kirchheim (DE).
WERNER, Wolfgang [DE/DE]; Saebenerstrasse 256,
81545 München (DE).

(74) Anwalt: **BICKEL, Michael**; Westphal, Mussnug & Partner,
Mozartstrasse 8, 80336 Muenchen (DE).

(81) Bestimmungsstaaten (national): **JP, US.**

(84) Bestimmungsstaaten (regional): europäisches Patent (AT,
BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC,
NL, PT, SE, TR).

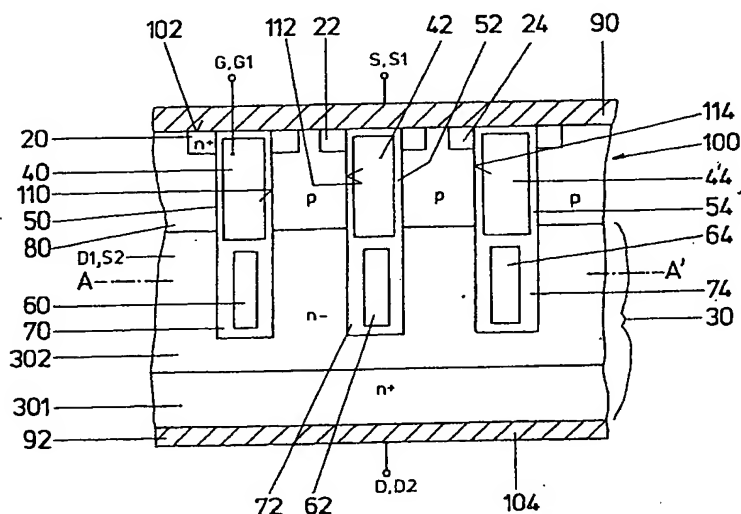
Veröffentlicht:

— ohne internationalen Recherchenbericht und erneut zu
veröffentlichen nach Erhalt des Berichts

[Fortsetzung auf der nächsten Seite]

(54) Title: SEMICONDUCTOR SWITCH ELEMENT COMPRISING TWO CONTROL ELECTRODES, WHICH CAN BE CON-
TROLLED BY MEANS OF FIELD EFFECT

(54) Bezeichnung: MITTELS FELDEFFEKT STEUERBARES HALBLEITERSCHALTELEMENT MIT ZWEI STEUERELEK-
TRODEN



(57) Abstract: The invention relates to a semiconductor device which can be controlled by means of a field effect. Said device contains a semiconductor body (100) comprising a doped first and second contact area (20, 22, 24, 30) to which connecting electrodes (90, 92) for applying power supply potential are connected. A first control electrode (40, 42, 44; 48, 49) is insulated in relation to the semiconductor body (100; 200) and can be connected to a first control potential. A second control electrode (60, 62, 64; 66, 68; 67, 69; 61, 63) is arranged adjacently in relation to the first control electrode (40, 42, 44; 48, 49). Said second control electrode is arranged in the semiconductor body in an insulated manner and can be connected to a second control potential.

[Fortsetzung auf der nächsten Seite]

WO 02/13257 A2



Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) Zusammenfassung: Die vorliegende Erfindung betrifft eine mittels Feldeffekt steuerbare Halbleiteranordnung, die einen Halbleiterkörper (100) mit einer dotierten ersten und zweiten Anschlusszone (20, 22, 24, 30), an die Anschlusselektroden (90, 92) zum Anlegen von Versorgungspotentialen angeschlossen sind, aufweist. Eine erste Steuerelektrode (40, 42, 44; 48, 49) ist gegenüber dem Halbleiterkörper (100; 200) isoliert und an ein erstes Ansteuerpotential anschließbar. Benachbart zu der ersten Elektrode (60, 62, 64; 66, 68; 67, 69; 61, 63) angeordnet, die isoliert in dem Halbleiterkörper (100) angeordnet ist und die an ein zweites Ansteuerpotential anschließbar ist.

Mittels Feldeffekt steuerbares Halbleiterschaltelement mit zwei Steuerelektroden

Die vorliegende Erfindung betrifft ein mittels Feldeffekt steuerbares Halbleiterbauelement, insbesondere einen Feldeffekttransistor (FET).

Der grundsätzliche Aufbau herkömmlicher Feldeffekttransistoren ist beispielsweise in Stengl/Tihanyi: "Leistungs-MOSFET Praxis", Pflaum Verlag, München, 1992 auf den Seiten 29 bis 33 beschrieben. Danach weisen herkömmliche FET eine erste Anschlusselektrode (Source-Elektrode) die an eine erste Anschlusszone (Source-Zone) eines Halbleiterkörpers angeschlossen ist, und eine zweite Anschlusselektrode (Drain-Elektrode), die an eine zweite Anschlusszone des Halbleiterkörpers angeschlossen ist, auf. Zur Steuerung eines leitenden Kanals zwischen der ersten und zweiten Anschlusselektrode, bzw. der ersten und zweiten Anschlusszone, in dem Halbleiterkörper ist eine Steuerelektrode (Gate-Elektrode) vorgesehen, die gegenüber dem Halbleiterkörper isoliert ist und die an ein Ansteuerpotential anschließbar ist. Die Steuerelektrode kann dabei auf einer Oberfläche des Halbleiterkörpers angeordnet sein oder sich bei sogenannten Graben-FET in den Halbleiterkörper hinein erstrecken.

Bei sogenannten selbstsperrenden FET ist eine Kanalzone, die komplementär zu der Source- und Drain-Zone dotiert ist, zwischen diesen beiden Zonen angeordnet. Die Gate-Elektrode ist dabei benachbart zu der Kanalzone angeordnet und dient dazu bei Anlegen eines Ansteuerpotentials einen leitenden Kanal in der Kanalzone zu erzeugen, um bei Anlegen einer Spannung zwischen der Drain- und Source-Elektrode einen Stromfluss in dem Halbleiterkörper zu ermöglichen.

Bei selbstleitenden FET ist üblicherweise keine komplementär dotierte Kanalzone vorhanden. Aufgabe der Gate-Elektrode ist es bei diesen FET einen normalerweise leitenden Kanal zwi-

5 schen Drain- und Source-Elektrode durch Anlegen eines Ansteuerpotentials an die Gate-Elektrode abzuschnüren, um einen Stromfluss zwischen der Source- und Drain-Elektrode bei einer zwischen diesen Elektroden anliegenden Versorgungsspannung zu unterbinden.

10 Für viele Anwendungen ist es angestrebt, dass der FET einen geringen Einschaltwiderstand und eine hohe Spannungsfestigkeit, bzw. eine hohe Durchbruchspannung, aufweist. Der Einschaltwiderstand ist definiert als Quotient aus der Spannung zwischen Drain- und Source-Elektrode und dem zwischen diesen Elektroden fließenden Drain-Strom. Die Durchbruchspannung ist die Drain-Source-Spannung bei der ein selbstsperrender FET in den Durchbruch geht, wenn das Gate nicht angesteuert ist.

15 Die Durchbruchspannung kann durch eine dickere Isolations-schicht zwischen der Gate-Elektrode und dem Halbleiterkörper erhöht werden. Diese Maßnahme geht allerdings zu Lasten des Einschaltwiderstandes und vergrößert den Wert einer parasitären Kapazität zwischen der Gate-Elektrode und der Drain-Elektrode. Die Vergrößerung dieser Kapazität erhöht die Schaltverluste des FET bei hohen Schaltfrequenzen.

25 Zur Erhöhung der Durchbruchspannung ist es auch bekannt, die Drain-Zone aus einer stärker dotierten ersten Zone benachbart zu der Drain-Elektrode und einer schwächer dotierten zweiten Zone, die sich zwischen der ersten Zone und der Kanalzone erstreckt, auszubilden. Die Spannungsfestigkeit wird dabei maßgeblich durch die Dotierungskonzentration und die Abmessung der zweiten Zone in Richtung des Stromflusses bestimmt. Allerdings nimmt der Einschaltwiderstand mit abnehmender Dotierung der zweiten Zone und mit zunehmender Abmessung der zweiten Zone zu.

35 Aus dem Aufsatz "Dummy Gated Radio Frequency VDMOSFET with High Breakdown Voltage and Low Feedback Capacitance" von Shuming Xu et al., IEEE ISPSD 2000, Seiten 385 bis 388, ist es

bekannt, bei einem VDMOSFET neben einer Gate-Elektrode eine weitere Elektorde oberhalb einer Oberfläche eines Halbleiterkörpers anzuordnen. Dieses Vorgehen ist platzaufwändig und im Hinblick darauf, dass auf der Oberfläche des Halbleiterkörpers nur begrenzt Platz zur Verfügung steht, nachteilig.

Ziel der vorliegenden Erfindung ist es ein mittels Feldeffekt steuerbares Halbleiterbauelement zur Verfügung zu stellen, bei dem eine hohe Durchbruchspannung bei einem geringen Einschaltwiderstand, bzw. bei geringen Schaltverlusten, erzielt werden kann und das zudem platzsparend realisiert werden kann.

Dieses Ziel wird durch eine Halbleiteranordnung gemäß den Merkmalen des Anspruchs 1 gelöst.

Danach weist die Halbleiteranordnung, einen Halbleiterkörper mit einer dotierten ersten Anschlusszone, an die eine erste Anschlusselektrode angeschlossen ist, und mit einer zweiten Anschlusszone, an die eine zweite Anschlusselektrode angeschlossen ist, auf. Die Halbleiteranordnung weist weiterhin eine erste Steuerelektrode auf, die durch eine erste Isolationsschicht gegenüber dem Halbleiterkörper isoliert ist und die an ein erstes Ansteuerpotential anschließbar ist. Die erste Steuerelektrode dient zur Steuerung eines leitenden Kanals zwischen der ersten und zweiten Anschlussklämme und ist vorzugsweise benachbart zu der ersten Anschlusszone ausgebildet.

Zudem weist das erfindungsgemäße Halbleiterbauelement eine benachbart zu der ersten Elektrode angeordnete zweite Steuerelektrode auf, die durch eine zweite Isolationsschicht isoliert in dem dem Halbleiterkörper angeordnet ist und die an ein zweites Ansteuerpotential anschließbar ist.

Die zweite Elektrode, die vorzugsweise vollständig in der zweiten Anschlusszone ausgebildet ist, dient dazu, die erste

Steuerelektrode bei einer zwischen den Anschlusselektroden, bzw. den Anschlusszonen, anliegenden Versorgungsspannung "abzuschirmen", d.h. sie verringert eine an der ersten Isolationsschicht der ersten Steuerelektrode wirkende Feldstärke.

- 5 Dadurch kann bei dem erfindungsgemäßen Halbleiterbauelement die ersten Isolationsschicht gegenüber herkömmlichen derartigen Halbleiterbauelementen bei gleicher Spannungsfestigkeit verringert werden. Hierdurch verringert sich zum einen der Einschaltwiderstand und zum anderen reduzieren sich die Werte
- 10 parasitärer Kapazitäten zwischen der ersten Steuerelektrode und der zweiten Anschlusszone (Gate-Drain-Elektrode), was zu geringeren Schaltverlusten führt. Da bei dem erfindungsgemäßen Bauelement die Spannung zwischen erster und zweiter Anschlusselektrode größtenteils im Bereich der zweiten Steuerelektrode abfällt, kann die Dotierung der zweiten Anschluss-
- 15 zone gegenüber herkömmlichen FET erhöht werden ohne die Isolationsschicht der ersten Steuerelektrode mit einer höheren Feldstärke zu belasten. Dies führt zu einer weiteren Verringerung des Einschaltwiderstandes.

20

Vorteilhafte Ausgestaltungen der Erfindung sind Gegenstand der Unteransprüche.

- Gemäß einer Ausführungsform der Erfindung ist vorgesehen,
- 25 dass die Dicke der ersten Isolationsschicht geringer als die Dicke der zweiten Isolationsschicht ist. Wie erwähnt, werden durch die Dicke der ersten Isolationsschicht die Schaltverluste des erfindungsgemäßen Halbleiterbauelements beeinflusst, wobei für eine Minimierung dieser Schaltverluste die
- 30 erste Isolationsschicht möglichst dünn ausgebildet ist.

- Vorzugsweise sind die erste Anschlusszone und die zweite Steuerelektrode an ein gemeinsames Potential angeschlossen. Bei dieser Ausführungsform muss nur ein gemeinsames Potential
- 35 für die zweite Steuerelektrode und die erste Anschlusszone zur Verfügung gestellt werden, wodurch der Verdrahtungsaufwand in dem Halbleiterbauelement reduziert ist.

Nach einer Ausführungsform der Erfindung ist vorgesehen, dass die zweite Anschlusszone eine an die zweite Anschlusselektrode anschließende erste Zone und eine an die erste Zone anschließende zweite Zone aufweist, wobei die zweite Zone vorzugsweise niedriger als die erste Zone dotiert ist. Zur Herstellung eines IGBT (Insulated Gate Bipolar Transistor) sind die erste Zone und die zweite Zone komplementär dotiert, während sie zur Herstellung eines Feldeffekttransistors vom selben Leitungstyp sind.

Die vorliegende Erfindung, insbesondere das Vorsehen einer zweiten Steuerelektrode benachbart zu der ersten Steuerelektrode, ist sowohl für selbstsperrende Feldeffekttransistoren als auch für selbstleitenden Feldeffekttransistoren einsetzbar.

Bei selbstsperrenden Feldeffekttransistoren ist eine Kanalzone vorgesehen, die komplementär zu der ersten und zweiten Anschlusszone dotiert ist und welche zwischen der ersten Anschlusszone und der zweiten Anschlusszone beziehungsweise der zweiten Zone der zweiten Anschlusszone, ausgebildet ist. Die erste Steuerelektrode erstreckt sich dabei benachbart zu der Kanalzone von der ersten Anschlusszone bis in die zweite Anschlusszone, um bei Anlegen eines Ansteuerpotentials an die erste Steuerelektrode einen leitenden Kanal in der Kanalzone hervorzurufen.

Bei einer Ausführungsform der Erfindung ist vorgesehen, dass die erste Steuerelektrode und die zweite Steuerelektrode in vertikaler Richtung des Halbleiterkörpers übereinander angeordnet sind. Diese Anordnung kommt insbesondere bei Halbleiterbauelementen in vertikaler Bauweise zur Anwendung, bei denen die erste Anschlusselektrode an einer Vorderseite des Halbleiterkörpers und bei denen die zweite Anschlusselektrode auf einer Rückseite des Halbleiterkörpers angeordnet ist, wo-

bei sich der stromführende Pfad in vertikaler Richtung durch den Halbleiterkörper erstreckt.

Vorzugsweise sind die erste und zweite Steuerelektrode getrennt durch eine Isolationsschicht in einem gemeinsamen Graben angeordnet, welcher sich in vertikaler Richtung in den Halbleiterkörper erstreckt. Diese Anordnung ermöglicht eine unaufwändige Herstellung der zweiten Steuerelektrode im Rahmen bekannter Prozesse zur Herstellung von feldeffektgesteuerten Halbleiterbauelementen.

Auch bei Halbleiterbauelementen in vertikaler Bauweise besteht jedoch die Möglichkeit, die erste und die zweite Steuerelektrode in lateraler Richtung des Halbleiterkörpers nebeneinander anzuordnen. Dabei können die erste und zweite Elektrode auch in einem gemeinsamen Graben nebeneinander angeordnet werden, wobei die beiden Elektroden durch eine Isolationsschicht getrennt sind und wobei die zweite Elektrode in vertikaler Richtung des Halbleiterkörpers vorzugsweise länger als die erste Elektrode ist.

Gemäß einer weiteren Ausführungsform ist vorgesehen, dass in einem Übergangsbereich des Halbleiterkörpers zwischen der ersten und zweiten Steuerelektrode eine dotierte Zone ausgebildet ist, die komplementär zu dem umgebenden Halbleiterbereich dotiert ist.

Gegenstand der vorliegenden Erfindung ist des weiteren ein Verfahren zur Herstellung eines erfindungsgemäßen Halbleiterbauelements.

Die vorliegende Erfindung wird nachfolgend anhand von Ausführungsbeispielen in Figuren näher beschrieben

Figur 1 zeigt eine erfindungsgemäße Halbleiteranordnung gemäß einer ersten Ausführungsform der Erfindung in seitlicher Ansicht im Querschnitt.

Figur 2 zeigt eine Halbleiteranordnung gemäß Fig. 1 in Draufsicht auf die in Fig. 1 eingezeichnete Schnittebene A-A'.

5

Figur 3 zeigt eine erfindungsgemäße Halbleiteranordnung gemäß einer weiteren Ausführungsform der Erfindung in seitlicher Schnittdarstellung.

10 Figur 4 zeigt eine selbstleitende erfindungsgemäße Halbleiteranordnung in seitlicher Darstellung im Querschnitt.

15 Figur 5 zeigt eine weitere Ausführungsform einer erfindungsgemäßen Halbleiteranordnung in seitlicher Schnittdarstellung.

20 Figur 6 zeigt eine erfindungsgemäße Halbleiteranordnung, - bei welcher eine erste und eine zweite Steuerelektrode in einem gemeinsamen Graben nebeneinander angeordnet sind.

25 Figur 7 zeigt eine erfindungsgemäße Halbleiteranordnung mit nebeneinander angeordneten ersten und zweiten Steuerelektroden.

Figur 8 zeigt ein elektrisches Ersatzschaltbild der erfindungsgemäßen Halbleiteranordnung.

30 In den Figuren bezeichnen, sofern nicht anders angegeben, gleiche Bezugszeichen gleiche Teile und Bereiche mit gleicher Bedeutung. Die vorliegende Erfindung ist in den nachfolgenden Ausführungsbeispielen anhand eines n-leitenden Feldeffekttransistors (FET) veranschaulicht. Die Ausführungen gelten
35 selbstverständlich auch für p-leitende Halbleiterbauelemente, wobei dann n-leitende Zonen durch p-leitende Zonen ersetzt werden müssen, und umgekehrt. Die Source-Zone eines FET bil-

det eine erste Anschlusszone, die Drain-Zone eines FET bildet eine zweite Anschlusszone und die Gate-Elektrode bildet eine erste Steuerelektrode.

- 5 Fig. 1 zeigt ein erfindungsgemäßes Halbleiterbauelement gemäß einer ersten Ausführungsform in seitlicher Darstellung im Querschnitt. In Fig. 2 ist ein Querschnitt durch die Halbleiteranordnung gemäß Fig. 1 entlang der dort eingezeichneten Schnittebene A-A' dargestellt.

10

Die erfindungsgemäße Halbleiteranordnung weist einen Halbleiterkörper 100 auf, in dem eine erste Anschlusszone (Source-Zone) 20, 22, 24 und eine zweite Anschlusszone (Drain-Zone) 30 ausgebildet sind, wobei die erste Anschlusszone 20, 22, 24 an eine erste Anschlusselektrode (Source-Elektrode) 90, S angeschlossen ist und wobei die zweite Anschlusszone 30 an eine zweite Anschlusselektrode (Drain-Elektrode) 92, D angeschlossen ist. Bei dem Halbleiterbauelement gemäß Fig. 1 ist die erste Anschlusselektrode 90 auf einer Vorderseite 102 des Halbleiterkörpers 100 aufgebracht, die zweite Anschlusselektrode 92 ist auf einer der Vorderseite gegenüberliegenden Rückseite 104 des Halbleiterkörpers 100 aufgebracht.

Die Source- und Drain-Zone 20, 22, 24, 30 sind in dem Ausführungsbeispiel vom selben Leitungstyp und n-dotiert, wobei die Drain-Zone 30 eine n-dotierte erste Zone 301, die sich an die Drain-Elektrode 92 anschließt, und eine n-dotierte zweite Zone 302, die sich an der der Drain-Elektrode 92 abgewandten Seite der ersten Zone 301 anschließt, aufweist. Die erste Zone 301 ist dabei stärker dotiert als die zweite Zone 302. Zwischen der Source-Zone 20, 22, 24 und der zweiten Zone 302 der Drain-Zone 30 ist in dem Ausführungsbeispiel eine p-leitende Kanalzone 80 ausgebildet. Die erste Anschlusszone 20, 22, 24, die Kanalzone 80 und die zweite Anschlusszone 30 sind in dem Ausführungsbeispiel in vertikaler Richtung des Halbleiterkörpers übereinander angeordnet.

In dem Halbleiterkörper gemäß Fig. 1 sind mehrere Source-Zonen 20, 22, 24 vorgesehen, wobei sich in dem Halbleiterkörper 100 von jeder der Source-Zonen 20; 22; 24 eine erste Steuerelektrode (Gate-Elektrode) 40; 42; 44 durch die Kanalzone 80 bis in die zweite Zone der Drain-Zone 30 erstreckt. Die Source-Zonen 20, 22, 24 sind an eine gemeinsame Source-Elektrode 90 angeschlossen. Die erste Steuerelektrode 40, 42, 44 besteht vorzugsweise aus einem Metall oder aus Polysilizium und ist gegenüber dem Halbleiterkörper 100 durch eine erste Isolationsschicht 50, 52, 54 isoliert. Die ersten Steuerelektroden 40, 42, 44 sind an ein gemeinsames Ansteuerpotential anschließbar, bzw. angeschlossen.

Erfindungsgemäß ist neben der ersten Steuerelektrode 40, 42, 44 wenigstens eine zweite Steuerelektrode 60, 62, 64 vorgesehen, wobei jeder ersten Steuerelektrode (Gate-Elektrode) 20, 22, 24 eine zweite Steuerelektrode 60, 62, 64 zugeordnet ist. Die zweiten Steuerelektroden 60, 62, 64 sind in dem Ausführungsbeispiel gemäß Fig. 1 vollständig in der zweiten Zone 302 der Drain-Zone 30 ausgebildet, wobei jede der zweiten Steuerelektroden 60, 62, 64 von einer zweiten Isolationsschicht 70, 72, 74 umgeben und benachbart zu der jeweiligen Gate-Elektrode 20, 22, 24 angeordnet ist. Jeweils eine Gate-Elektrode 40, 42, 44 und eine zweite Steuerelektrode 60, 62, 64 sind in dem Ausführungsbeispiel nach Fig. 1 in vertikaler Richtung des Halbleiterkörpers 100 übereinanderliegend in einem gemeinsamen Graben 110, 112, 114 angeordnet, der sich in vertikaler Richtung des Halbleiterkörpers 100 ausgehend von der Vorderseite 102 bis in die Drain-Zone 30 erstreckt. Die in einem gemeinsamen Graben 110, 112, 114 angeordneten ersten und zweiten Steuerelektroden 40, 60; 42, 62; 44, 64 sind durch ihre jeweiligen Isolationsschichten 50, 70; 52, 72; 54, 74 voneinander getrennt.

Die zweiten Steuerelektroden 60, 62, 64 sind an ein gemeinsames zweites Ansteuerpotential angeschlossen, wobei das zweite Ansteuerpotential vorzugsweise ein an der Source-Elektrode 92

anliegendes erstes Ansteuerpotential ist, so dass die zweiten Steuerelektroden 60, 62, 64 und die Source-Elektrode 90 auf einem gemeinsamen Potential liegen.

- 5 Wie Fig. 2 zeigt, sind die zweiten Steuerelektroden 60, 62, 64 vorzugsweise plattenförmig ausgebildet. Zum Anlegen an ein gemeinsames zweites Ansteuerpotential ist eine gemeinsame Platte 651 vorgesehen, welche die zweiten Steuerelektroden 60, 62, 64 miteinander verbindet und welche mittels einer
- 10 Isolationsschicht 751 gegenüber dem Halbleiterkörper 100 isoliert ist. Die ersten Steuerelektroden 40, 42, 44 können, wie hier nicht näher dargestellt ist, in entsprechender Weise wie die zweiten Steuerelektroden 60, 62, 64 plattenförmig ausgebildet sein und über eine gemeinsame Platte an das gemeinsame
- 15 erste Ansteuerpotential angeschlossen werden. Dabei ist zu beachten, dass keine leitende Verbindung zwischen den ersten und zweiten Steuerelektroden 40, 42, 44, 60, 62, 64 hergestellt wird.
- 20 Jede der ersten und zweiten Steuerelektroden 40, 42, 44, 50, 52, 54 und jede der Source-Zonen 20, 22, 24 sind Teil einer Zelle des erfindungsgemäßen Halbleiterbauelements, wobei es angestrebt ist, in dem Halbleiterkörper 100 möglichst viele gleichartig aufgebaute Zellen zu realisieren, um möglichst
- 25 große Ströme schalten zu können. Dadurch, dass alle Zellen an dieselben Versorgungspotentiale und Ansteuerpotentiale angeschlossen sind, werden alle Zellen in derselben Weise angesteuert.

- 30 Fig. 8 zeigt das elektrische Ersatzschaltbild der in den Figuren 1 und 2 dargestellten Halbleiteranordnung.

- Das Ersatzschaltbild ergibt sich als Reihenschaltung eines selbstsperrenden ersten Feldeffekttransistors T1 und eines
- 35 selbstleitenden zweiten Feldeffekttransistors T2, wobei diese Reihenschaltung zum besseren Verständnis der Funktionsweise der erfindungsgemäßen Halbleiteranordnung in Fig. 8 zwischen

einem Versorgungspotential V1 und einem Bezugspotential GND verschaltet ist. Der erste Transistor T1 weist eine erste Gate-Elektrode G1 auf, welche durch die Gate-Elektrode 40, 42, 44 gemäß Fig. 1 realisiert ist. Die Source-Elektrode S1 des ersten Transistors T1 ist durch die Source-Elektrode 90 in Fig. 1 realisiert. Eine Drain-Elektrode D2 des zweiten Transistors T2 ist durch die Drain-Elektrode 92 und eine Gate-Elektrode G2 des zweiten Transistors T2 ist durch die zweite Steuerelektrode 60, 62, 64 in Fig. 1 realisiert. Eine Source-Zone S2 des zweiten Transistors T2 und eine Drain-Zone D1 des ersten Transistors T1 ist durch einen Bereich der zweiten Zone 302 realisiert, welcher benachbart zu der Kanalzone 80 angeordnet ist.

Die Funktionsweise des erfindungsgemäßen Halbleiterbauelements wird nachfolgend anhand von Fig. 1 und anhand des elektrischen Ersatzschaltbilds gemäß Fig. 8 beschrieben. Wird an die erste Steuerelektrode G, 40, 42, 44 ein positives Ansteuerpotential angelegt, so bildet sich in der Kanalzone 80 entlang der ersten Steuerelektrode 40, 42, 44 ein leitender Kanal aus, welcher bei Anlegen einer Versorgungsspannung zwischen der ersten Anschlussklemme 90, S und der zweiten Anschlussklemme 92, D einen Stromfluss zwischen der Source- und Drain-Elektrode 90, 92 beziehungsweise der Source- und Drain-Zone 20, 22, 24, 30 ermöglicht. Die zweite Elektrode 60, 62, 64, die vollständig in der n-leitenden zweiten Anschlusszone 30 angeordnet ist, und die an die Source-Elektrode 90 angeschlossen ist, behindert den Stromfluss nicht. Wird das Ansteuerpotential an der Gate-Elektrode G, 40, 42, 44 auf Null beziehungsweise auf Bezugspotential GND gesetzt, wird der leitende Kanal in der Kanalzone 80 abgeschnürt und der Stromfluss zwischen der Source- und Drain-Zone 20, 22, 24, 30 unterbrochen. Dadurch steigt das Potential an der Drain-Elektrode D1 des ersten Transistors T1 und der Source-Elektrode S2 des zweiten Transistors T2 an. Der zweite Transistor T2 beginnt zu sperren, d.h. entlang der zweiten Steuerelektroden 60, 62, 64 bildet sich eine Raumladungszone aus,

welche den n-leitenden Kanal, der zwischen den nebeneinander liegenden zweiten Steuerelektroden 60, 62, 64 gebildet ist, abschnürt. Ein Großteil der zwischen der Source- und Drain-Elektrode S, 90, D, 92 anliegenden Spannung fällt in dem Halbleiterkörper 100 dabei im Bereich der zweiten Steuer-
5 Elektroden 60, 62, 64 ab, wodurch die Feldstärke an den ersten Isolationsschichten 50, 52, 54 der ersten Steuerelektroden (Gate-Elektroden) 40, 42, 44 klein gehalten werden kann. Die zweiten Steuerelektroden 60, 62, 64 "schirmen" die Gate-
10 Elektroden 40, 42, 44, die den Schaltzustand des FET steuern, damit vor hohen Feldstärken ab. Die ersten Isolationsschichten 50, 52, 54 können wegen der geringen Belastung daher sehr dünn ausgeführt werden, während die zweiten Isolationsschichten 70, 72, 74 der zweiten Steuerelektroden 60, 62, 64 dicker
15 als die ersten Isolationsschichten 50, 52, 54 sind, da sie höheren Feldstärken standhalten müssen.

Schaltverluste, die bei hohen Schaltfrequenzen durch parasitäre Kapazitäten bedingt sind, werden maßgeblich durch die
20 Dicke der ersten Isolationsschichten 50, 52, 54 um die angesteuerten Gate-Elektroden 40, 42, 44 bestimmt. Diese Schaltverluste sind bei dem Halbleiterbauelement gemäß der Erfindung gegenüber herkömmlichen Feldeffekttransistoren erheblich reduziert, da bei dem Bauelement nach der Erfindung die Isolationsschichten 50, 52, 54 wesentlich dünner ausgeführt sein
25 können.

Darüber hinaus kann bei dem erfindungsgemäßen Bauelement die zweite Zone 302 der zweiten Anschlusszone 30 höher dotiert
30 sein als bei herkömmlichen Feldeffekttransistoren, wodurch der Einschaltwiderstand verringert werden kann. Bei herkömmlichen Feldeffekttransistoren ohne zweite Steuerelektrode ist die zweite Zone der zweiten Anschlusszone niedrig dotiert, um über der zweiten Zone einen möglichst hohen Spannungsabfall
35 zu erreichen und dadurch die Isolationsschicht der Gate-Elektrode vor zu hohen Feldstärken zu schützen. Bei dem erfindungsgemäßen Halbleiterbauelement sorgt die zweite Steuer-

elektrode 60, 62, 64 für einen hohen Spannungsabfall im Bereich der Drain-Zone, so dass die zweite Zone 302 höher dotiert sein kann.

- 5 Das erfindungsgemäße Halbleiterbauelement tritt nach außen wie ein Feldeffekttransistor in Erscheinung, d.h. es ist eine erste Anschlussklemme 90, S vorhanden, welche der Source-Elektrode entspricht, es ist eine zweite Anschlussklemme 92, D vorhanden, welche der Drain-Elektrode entspricht und es ist
10 eine erste Steuerklemme G vorhanden, welche der Gate-Elektrode entspricht. Auch das Schaltverhalten des erfindungsgemäßen Halbleiterbauelements entspricht dem eines Feldeffekttransistors, insbesondere eines MOS-FET, wobei das Halbleiterbauelement nach der Erfindung einen niedrigeren
15 Einschaltwiderstand und geringere Schaltverluste als herkömmliche MOS-FET aufweist.

Fig. 3 zeigt ein weiteres Ausführungsbeispiel eines erfindungsgemäßen Halbleiterbauelements in seitlicher Schnittdarstellung, dessen Aufbau im wesentlichen dem des Halbleiterbauelements gemäß Fig. 1 entspricht. Während bei dem Bauelement gemäß Fig. 1 die erste Steuerelektrode 40, 42, 44 nur knapp bis in die zweite Anschlusszone 30 reicht, erstreckt sich die erste Anschlusselektrode 40 (auf Bezugszeichen für
20 die übrigen Zellen ist aus Gründen der Übersichtlichkeit verzichtet) bei dem Ausführungsbeispiel gemäß Fig. 3 weit in die zweite Anschlusszone 30. Die zweite Anschlusszone 30 besteht bei dem Ausführungsbeispiel nach Fig. 3 aus einer stark dotierten ersten Zone 301, welche sich an die zweite Anschluss-
25 elektrode 92 anschließt. Benachbart zu der ersten Zone ist eine n-dotierte Zone 303 ausgebildet, welche vorzugsweise als Epitaxie-Schicht ausgebildet ist und an welche sich in vertikaler Richtung des Halbleiterkörpers 100 eine weitere n-dotierte Zone 304 anschließt, welche die Bereiche zwischen
30 den in lateraler Richtung nebeneinander liegenden ersten Steuerelektroden 40 und den in lateraler Richtung nebeneinander liegenden zweiten Steuerelektroden 60 ausfüllt.
35

Ein weiteres Ausführungsbeispiel des erfindungsgemäßen Halbleiterbauelements ist in seitlicher Schnittdarstellung in Fig. 4 gezeigt. Bei dieser Ausführungsform sind zweite Elektroden 66, 68 in vertikaler Richtung des Halbleiterkörpers beabstandet zu den ersten Elektroden 40, 42 angeordnet und besitzen in lateraler Richtung des Halbleiterkörpers eine größere Ausdehnung als die ersten Steuerelektroden 40, 42. Vorzugsweise sind Bereiche der zweiten Anschlusszone 30, welche sich zwischen den ersten Steuerelektroden 40, 42 und den zweiten Steuerelektroden 66, 68 erstrecken, p-dotiert, wie in Fig. 4 durch die gestrichelt eingezeichneten Bereiche 310, 312 angedeutet ist. Die zweiten Steuerelektroden 66, 68 sind vollständig von Isolationsschichten 76, 78 umgeben, welche vorzugsweise dicker als die Isolationsschichten 50, 52 der ersten Steuerelektroden sind. Durch die laterale Ausdehnung der zweiten Steuerelektroden 66, 68 können die Abstände zwischen den zweiten Steuerelektroden 66, 68 und damit die Abmessungen des leitenden Kanals zwischen den ersten und zweiten Anschlusselektroden 90, 92 beeinflusst werden. Dabei gilt, dass die Feldstärke, die letztlich auf die dünnere Isolationsschicht 50, 52 der ersten Steuerelektroden 40, 42 wirkt, um so geringer ist, je geringer die Abstände der zweiten Steuerelektroden 66, 68 sind. Die zweiten Steuerelektroden 66, 68 wirken nach Art eines Feldplattengitters an dem der Spannungsabfall um so größer ist, je feiner das Gitter ist, d.h. je näher die einzelnen Elektroden 66, 68 beieinander liegen. Die zweite Anschlusszone 30 kann auch bei dieser Ausführungsform aus einer ersten Zone 301 und einer zweiten Zone 303, 304 bestehen, die wiederum eine Eptaxie-Schicht 303 aufweisen kann.

Bei einer in Fig. 4 nicht näher dargestellten Ausführungsform besteht auch die Möglichkeit, dass die zweiten Elektroden bis in die stark dotierte erste Zone 301 der zweiten Anschlusszone 30 reichen.

Fig. 5 zeigt eine weitere Ausführungsform des erfindungsgemäßen Halbleiterbauelements, bei welchem erste Steuerelektroden 48, 49 und zweite Steuerelektroden 67, 69 nebeneinander in jeweils einem gemeinsamen Graben 110, 112, 114 des Halbleiterkörpers 100 angeordnet sind, wobei die ersten und zweiten Steuerelektroden 48, 68; 49, 69 jeweils durch eine Isolationsschicht 77, 79 voneinander und gegenüber dem Halbleiterkörper 100 getrennt sind. Die zweite Steuerelektrode 67, 69 erstreckt sich bei dem Ausführungsbeispiel gemäß Fig. 5 in vertikaler Richtung des Halbleiterkörpers 100 weiter in die zweite Anschlusszone 30 hinein als die erste Anschlusselektrode 48, 49, welche nur knapp bis in die zweite Anschlusszone 30, umgeben von der Isolationsschicht 77, hineinreicht. Die Dicke der Isolationsschicht, die die ersten Steuerelektroden 48, 49 von dem Halbleiterkörper trennt, ist dabei dünner als die Dicke der Isolationsschicht, die die zweite Elektrode 67, 69 von dem Halbleiterkörper 100 trennt.

Die ersten Steuerelektroden 48, 49 und die zweiten Steuerelektroden 67, 69 können plattenförmig ausgebildet sein, wobei jeweils zwei erste Steuerelektroden 48 jeweils eine zweite Steuerelektrode 67 flankieren. Die ersten Steuerelektroden können 48 die zweite Steuerelektrode 67 im oberen Bereich auch vollständig umschließen. Die ersten Steuerelektroden 48, 49 sind an gemeinsames erste Ansteuerpotential anschließbar, bzw. angeschlossen, und die zweiten Steuerelektroden 67, 69 sind an ein gemeinsames Ansteuerpotential anschließbar, bzw. angeschlossen.

Während bei den bisher beschriebenen Ausführungsformen stets eine komplementär zu der ersten und zweiten Anschlusszone 20, 22, 24, 30 dotierte Kanalzone 80 zwischen der ersten Anschlusszone 20, 22, 24 und der zweiten Anschlusszone 30 ausgebildet ist, zeigt Fig. 6 ein Ausführungsbeispiel eines erfindungsgemäßen Halbleiterbauelements, bei welchem die erste Anschlusszone 30 unmittelbar bis an die zweite Anschlusszone 20, 24 heranreicht. Die zweite Anschlusszone 30 besteht dabei

aus einer n-dotierten ersten Zone 301, die benachbart zu der zweiten Anschlusselektrode 92 ausgebildet ist und aus einer n-dotierten zweiten Zone 306, die zwischen der ersten Zone 301 und der zweiten Anschlusszone 20, 24 angeordnet ist. Die in Fig. 6 dargestellte Halbleiteranordnung ist selbstleitend, d.h. bei Anlagen einer Versorgungsspannung zwischen der ersten Anschlussklemme 90, S und der zweiten Anschlussklemme 92, D fließt ein Strom in vertikaler Richtung durch den Halbleiterkörper 100, wenn die erste Steuerelektrode 40, 42 auf einem Bezugspotential liegt. Wird an die erste Steuerelektrode 40, 42, G ein Ansteuerpotential angelegt, welches zu einer negativen Spannung zwischen der Gate-Elektrode G und der Source-Elektrode 90, S führt, so wird der leitende Kanal zwischen den ersten Steuerelektroden 40, 42 abgeschnürt, wodurch das Potential in der zweiten Zone 306 im unteren Bereich der ersten Steuerelektroden 40, 42, ansteigt. In der Folge werden auch die leitenden Kanäle zwischen den Steuerelektroden 60, 62, die auf einem festen Ansteuerpotential, vorzugsweise dem Potential der ersten Anschlusselektrode 90, liegen, abgeschnürt und die Halbleiteranordnung sperrt. Wie auch bei den vorher beschriebenen Ausführungsformen ist die Isolationsschicht 70, 72 der zweiten Steuerelektroden 60, 62 dicker als die Isolationsschicht um die ersten Steuerelektroden 40, 42.

Fig. 7 zeigt eine weitere Ausführungsform des erfindungsgemäßen Halbleiterbauelements, bei welcher eine erste Steuerelektrode 40, 42 und eine zweite Steuerelektrode 61, 63 in lateraler Richtung des Halbleiterkörpers nebeneinander angeordnet sind, wobei die ersten Steuerelektroden 40, 42 von ersten Isolationsschichten 50, 52 und wobei die zweiten Steuerelektroden 61, 63 jeweils von zweiten Isolationsschichten 71, 73 umgeben sind. Die ersten Steuerelektroden 40, 42 sind dabei benachbart zu ersten Anschlusszonen 20, 22 angeordnet, welche an eine erste Anschlusselektrode 90, S angeschlossen sind, die auf einer Vorderseite des Halbleiterkörpers 100 angeordnet ist. Eine zweite Anschlusselektrode 92, D ist auf einer Rückseite des Halbleiterkörpers 100 angeordnet. Die

zweite Anschlusselektrode 92, D dient zum Kontaktieren einer zweiten Anschlusszone 30, die in dem Ausführungsbeispiel gemäß Fig. 7 eine p-dotierte erste Zone 307 im Anschluss an die zweite Anschlusselektrode 92, D und eine n-dotierte zweite Zone 302 im Anschluss an die erste Zone 307 aufweist. Zwischen der zweiten Anschlusszone 30, bzw. der zweiten Zone 302, und der ersten Anschlusszone 20, 22 ist eine p-leitende Kanalzone 80 ausgebildet, entlang derer sich die ersten Steuerelektroden 40, 42 ausgehend von der Vorderseite des Halbleiterkörpers 100 bis in die erste Anschlusszone 30 erstrecken. Zwischen den ersten und zweiten Steuerelektroden 40, 42, 61, 63 sind oberhalb der Drain-Zone 30 und unterhalb der Source-Elektrode 90 weitere p-dotierte Zonen 85, 86, 87 ausgebildet, die gegenüber der Source-Elektrode 90 durch Isolationsschichten 185, 186, 187, 188 isoliert sind.

Das Halbleiterbauelement gemäß Fig. 7 funktioniert bedingt durch die komplementär dotierten ersten und zweiten Zonen 302, 307 der zweiten Anschlusszone, bzw. der Drain-Zone, nach Art eines IGBT (Insulated Gate Bipolar Transistor). Auch bei dieser Ausführungsform schirmen die zweiten Steuerelektroden 61, 63 die ersten Steuerelektroden ab und verhindern große Feldstärken an den ersten Isolationsschichten 50, 52. Die p-dotierten Zonen 85, 86, 87, 88 zwischen den ersten und zweiten Steuerelektroden 40, 42, 61, 63, die nicht mit der Source-Elektrode 90 in Verbindung stehen, befinden sich auf dem Potential des oberen Teils der zweiten Zone 302, welches sich mit dem Potential an der Drain-Elektrode 92 ändert. Die Flächen, an denen die Steuerelektroden 40, 42 und die p-dotierten Zonen überlappen (Gate-Drain-Überlapp) tragen zur Gate-Drain-Kapazität bei. Die Elektroden 61, 63 schirmen die die ersten Steuerelektroden 40, 42 gegen das Drainpotential ab, so dass ein Verschiebungsstrom, der durch eine Änderung des Drainpotentials hervorgerufen wird, zum Teil von den zweiten Steuerelektroden 61, 63 übernommen wird.

Gegenstand der Erfindung ist des weiteren ein Verfahren zur Herstellung eines erfindungsgemäßen Halbleiterbauelements, das anhand der Figur 1 erläutert werden soll.

5 In einem ersten Verfahrensschritt wird ein Halbleiterkörper 100 bereitgestellt, der eine erste Anschlusszone 20, 22, 24 eines ersten Leitungstyps n, eine zweite Anschlusszone 30 des ersten Leitungstyps n und eine zwischen der ersten und zweiten Anschlusszone 20, 22, 24, 30 angeordnete Kanalzone 80 ei-
10 nes zweiten Leitungstyps p aufweist. In einem nächsten Verfahrensschritt wird ausgehend von einer Vorderseite 102 des Halbleiterkörpers 100 wenigstens ein Graben 110, 112, 114 in dem Halbleiterkörper 100 erzeugt, wobei sich der Graben 110, 112, 114 durch die erste Anschlusszone 20, 22, 24 und durch
15 die Kanalzone 80 bis in die zweite Anschlusszone 30 erstreckt.

Danach wird eine Isolationsschicht, welche die späteren ersten und zweiten Isolationsschichten 50, 52, 54, 70, 72, 74
20 bildet, auf Seitenflächen der Gräben 110, 112, 114 aufgebracht. Anschließend wird zur Bildung der zweiten Steuerelektroden 60, 62, 64 eine erste Schicht eines Elektrodenmaterials in die Gräben 110, 112, 114 eingebracht, welche die Gräben teilweise auffüllt. Die erste Schicht reicht in der
25 Höhe vorzugsweise nicht bis in die Kanalzone 80, wodurch die zweiten Steuerelektroden 60, 62, 64 vollständig in der zweiten Anschlusszone 30 ausgebildet sind.

Auf der ersten Schicht aus Elektrodenmaterial wird in den
30 Gräben dann eine weitere Isolationsschicht aufgebracht, wobei diese weitere Isolationsschicht und die schon an den Seitenwänden im Bereich der zweiten Elektroden aufgebrachte Isolationsschicht die zweiten Isolationsschichten 70, 72, 74 der zweiten Steuerelektroden 60, 62, 64 bilden.

35

In einem nächsten Schritt wird zur Bildung der ersten Steuerelektroden eine weitere Schicht aus Elektrodenmaterial in den

Gräben 110, 112, 114 abgeschieden, welche die Gräben 11, 112, 114 vorzugsweise nahezu vollständig auffüllt.

Um die erste Isolationsschicht 50, 52, 54 dünner als die
5 zweite Isolationsschicht 70, 72, 74 auszubilden, ist bei einer Ausführungsform des Herstellungsverfahrens vorgesehen, dass die an den Seitenwänden der Gräben 110, 112, 114 aufgebracht, nach dem Herstellen der zweiten Elektroden 60, 62, 64 freiliegende Isolationsschicht dünner gemacht wird. Die
10 Isolationsschicht besteht vorzugsweise aus einem Halbleiteroxid, das Verringern der Dicke der Oxidschicht erfolgt vorzugsweise durch sogenanntes "oxyde polishing". Außerdem besteht die Möglichkeit, die erste Isolationsschicht nach dem Herstellen der zweiten Elektroden 60, 62, 64 bis auf die Höhe
15 der zweiten Elektroden 60, 62, 64, beispielsweise durch Ätzen, zu entfernen und dann eine weitere dünnere Isolations- schicht an den Seitenwänden der Gräben aufzubringen.

Nach dem Herstellen der ersten Elektroden 40, 42, 44 wird ei-
20 ne weitere Isolationsschicht auf den ersten Elektroden 40, 42, 44 aufgebracht, die dazu dient, die ersten Elektroden 40, 42, 44 gegenüber der ersten Anschlusselektrode 90 zu isolieren, die in einem nächsten Verfahrensschritt auf die Vorder-
seite 102 des Halbleiterkörpers 100 aufgebracht wird. Ausser-
25 dem wird eine zweite Anschlusselektrode auf eine Rückseite des Halbleiterkörpers aufgebracht, um zu der Anordnung gemäß Figur 1 zu gelangen.

Alternativ können die zweiten Anschlusszonen 20, 22, 24 auch
30 erst nach der Herstellung der Gräben 110, 112, 114 durch Dotieren der Oberfläche des Halbleiterkörpers hergestellt werden, nachdem die Elektroden 40, 42, 44, 60, 62, 64 in den Gräben 110, 112, 114 hergestellt sind.

35 Um die ersten und zweiten Elektroden 40, 42, 44, 60, 62, 64 zum Anlegen der Ansteuerpotentiale kontaktieren zu können, sind Anschlüsse vorzusehen, die an einer der Oberflächen des

Halbleiterkörpers 100 zugänglich sind. Sowohl für die ersten als auch für die zweiten Elektroden 40, 42, 44, 60, 62, 64 besteht hierzu die Möglichkeit, ausgehend von der Vorderfläche 102 des Halbleiterkörpers Kontaktlöcher bis zu den jeweiligen Elektroden einzubringen, welche die Elektroden 40, 42, 44; 60, 62, 64 an einer Stelle treffen und in welchen isoliert gegenüber dem umgebenden Material Anschlüsse hergestellt werden können. Es besteht auch die Möglichkeit, bei der Herstellung der ersten Elektroden Aussparungen oberhalb der tiefer liegenden zweiten Elektroden 60, 62, 64 zu lassen, in welchen dann Anschlüsse hergestellt werden können.

Die Elektroden können auch derart ausgebildet sein, dass sie an Rändern des Zellenfeldes an der Oberfläche frei liegen, um kontaktiert zu werden.

Die Anschlüsse sowohl für die ersten als auch für die zweiten Elektroden können, wie dies in Fig. 2 dargestellt ist, als gemeinsame Platte ausgebildet sein, wobei eine Platte alle ersten Elektroden kontaktiert und wobei eine weitere Platte alle zweiten Elektroden kontaktiert und wobei beide Platten in vertikaler Richtung bis an die Vorderseite des Halbleiterkörpers reichen und jeweils von einer Isolationsschicht 75 umgeben sind.

25

Patentansprüche

1. Mittels Feldeffekt steuerbare Halbleiteranordnung, die folgende Merkmale aufweist:

5

- einen Halbleiterkörper (100) mit einer dotierten ersten Anschlusszone (20, 22, 24) und einer dotierten zweiten Anschlusszone (30);

10

- eine an die erste Anschlusszone (20, 22, 24) angeschlossene erste Anschlusselektrode (90) zum Anlegen eines ersten Versorgungspotentials und eine an die zweite Anschlusszone (30; 32, 34) angeschlossene zweite Anschlusselektrode (92) zum Anlegen eines zweiten Versorgungspotentials;

15

- eine erste Steuerelektrode (40, 42, 44; 48, 49) die durch eine erste Isolationsschicht (50, 52, 54; 77, 79) gegenüber dem Halbleiterkörper (100; 200) isoliert ist und die an ein erstes Ansteuerpotential anschließbar ist;

20

g e k e n n z e i c h n e t durch

25

- eine benachbart zu der ersten Elektrode (40, 42, 44; 48, 49) angeordnete zweite Steuerelektrode (60, 62, 64; 66, 68; 67, 69; 61, 63), die durch eine zweite Isolationsschicht (70, 72, 74; 76, 78; 77, 79; 71, 73; 75) isoliert in dem Halbleiterkörper (100) angeordnet ist und die an ein zweites Ansteuerpotential anschließbar ist.

30

2. Halbleiteranordnung nach Anspruch 1, bei der die Dicke der ersten Isolationsschicht (50, 52, 54) geringer als die Dicke der zweiten Isolationsschicht (70, 72, 74; 76, 78) ist.

35

3. Halbleiteranordnung nach Anspruch 1 oder 2, bei der die erste Anschlusszone (20, 22, 24) und die zweite Steuerelektrode (92) an ein gemeinsames Potential angeschlossen sind.

4. Halbleiteranordnung nach einem der vorangehenden Ansprüche, bei der die zweite Anschlusszone (30) eine an die zweite Anschlusselektrode (92) anschließende erste Zone (301; 307) und eine an die erste Zone (301; 307) anschließende zweite Zone (302; 303, 304) aufweist.
5. Halbleiteranordnung nach Anspruch 4, bei der die erste Zone (301) und die zweite Zone (302; 303, 304) von einem ersten Leitungstyp (n) sind.
6. Halbleiteranordnung nach Anspruch 4, bei der die erste Zone (307) von einem zweiten Leitungstyp (p) ist und bei der die zweite Zone (302) vom ersten Leitungstyp (n) ist.
7. Halbleiteranordnung nach einem der vorangehenden Ansprüche, bei der die erste Zone (301) stärker als die zweite Zone dotiert (302; 302, 304) ist.
8. Halbleiteranordnung nach einem der vorangehenden Ansprüche, bei der die erste Anschlusszone (20, 22, 24) vom ersten Leitungstyp (n) ist und bei der eine Kanalzone (80) vom zweiten Leitungstyp (p) zwischen der ersten Anschlusszone (20, 22, 24; 28) und der zweiten Anschlusszone (30) ausgebildet ist und wobei sich die isolierte erste Steuerelektrode (40, 42, 44) benachbart zu der Kanalzone (80; 82) von der ersten Anschlusszone (20, 22, 24) bis an die zweite Anschlusszone (30) erstreckt.
9. Halbleiteranordnung nach einem der vorangehenden Ansprüche, bei der die zweite Steuerelektrode (60, 62, 64; 66, 68) in der zweiten Anschlusszone (30), vorzugsweise der zweiten Zone (302; 303, 304) der zweiten Anschlusszone (30) angeordnet ist.
10. Halbleiteranordnung nach einem der vorangehenden Ansprüche, bei der die erste Steuerelektrode (50, 52, 54) und die zweite Steuerelektrode (60, 62, 64; 66, 68) in vertikaler

Richtung des Halbleiterkörpers (100) übereinander angeordnet sind.

- 5 11. Halbleiteranordnung nach Anspruch 10, bei der die erste Steuerelektrode (40, 42, 44; 48, 49) und die zweite Steuerelektrode (60, 62, 64; 67, 69) getrennt durch eine Isolations-
schicht (50, 52, 54, 70, 72, 74; 77, 79) in einem gemeinsamen Graben angeordnet sind.
- 10 12. Halbleiteranordnung nach einem der vorangehenden Ansprüche, bei der die erste Steuerelektrode (40, 42; 48, 49) und die zweite Steuerelektrode (61, 63; 67, 69) in lateraler
Richtung des Halbleiterkörpers (100) nebeneinander angeordnet sind.
- 15 13. Halbleiteranordnung nach einem der vorangehenden Ansprüche, bei der die erste und zweite Steuerelektrode (48, 49, 67, 69) nebeneinander in einem gemeinsamen Graben angeordnet
sind, wobei die zweite Elektrode (67, 69) in vertikaler Rich-
20 tung des Halbleiterkörpers (100) länger als die erste Elektrode (48, 49) ist.
14. Halbleiteranordnung nach Anspruch 13, bei der die erste Elektrode (48, 49) die zweite Elektrode (67, 69) wenigstens
25 teilweise umgibt.
15. Halbleiteranordnung nach einem der vorangehenden Ansprüche, bei der in einem Übergangsbereich des Halbleiterkörpers
(100) zwischen der ersten und zweiten Steuerelektrode (40,
30 42; 66, 68) eine Zone (310, 312) des zweiten Leitungstyps (p) ausgebildet ist.
16. Verfahren zur Herstellung einer Halbleiteranordnung, die folgende Merkmale aufweist:
- 35 - Bereitstellen eines Halbleiterkörpers (100), der eine erste Anschlusszone (20, 22, 24) eines ersten Leitungstyps (n), ei-

ne zweite Anschlusszone (30) des ersten Leitungstyps (n) und eine zwischen der ersten und zweiten Anschlusszone (20, 22, 24, 30) angeordnete Kanalzone (80) eines zweiten Leitungstyps (p) aufweist;

5

- Herstellen wenigstens eines Grabens (110, 112, 114) in dem Halbleiterkörper (100), der sich ausgehend von einer Vorderseite des Halbleiterkörpers (100) durch die erste Anschlusszone (20, 22, 24) und die Kanalzone (80) bis in die zweite

10

Anschlusszone (30) erstreckt;

- Abscheiden einer Isolationsschicht an Seitenwänden des wenigstens einen Grabens;

15

- Einbringen eines ersten Elektrodenmaterials zur Bildung einer zweiten Elektrode (60, 62, 64) in den Graben (110, 112, 114), welches den Graben teilweise auffüllt;

20

- Aufbringen einer Isolationsschicht auf dem ersten Elektrodenmaterial in dem Graben;

- Einbringen eines zweiten Elektrodenmaterials in den Graben.

25

17. Verfahren nach Anspruch 16 wobei die Isolationsschicht an Seitenwänden des Grabens (110, 112, 114) nach dem Einbringen des ersten Elektrodenmaterials aber vor dem Einbringen des zweiten Elektrodenmaterials dünner gemacht wird.

30

18. Verfahren nach Anspruch 16, bei dem die Isolationsschicht an den Seitenswänden des Grabens (110, 112, 114) nach dem Einbringen des ersten Elektrodenmaterials zurückgeätzt wird, wobei danach eine dünnere Isolationsschicht an den Seitenwänden des Grabens (110, 112, 114) aufgebracht wird.

35

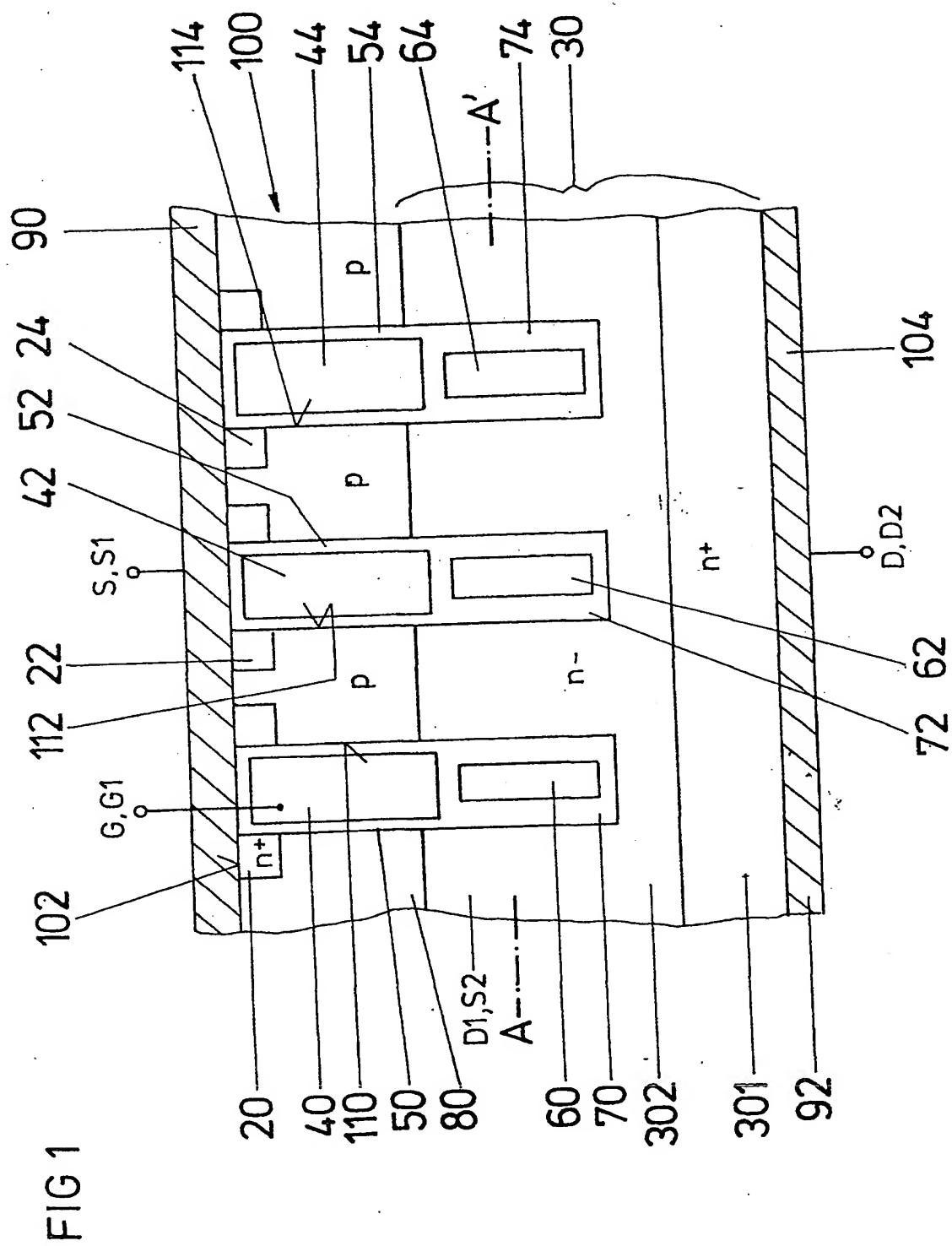
19. Verfahren nach Anspruch 16 oder 17, bei dem die erste Anschlusszone (20, 22, 24), die Kanalzone (80) und die zweite

Anschlusszone (30) in dem Halbleiterkörper (100) schichtartig übereinander angeordnet sind.

Bezugszeichenliste

	100	Halbleiterkörper
	102	Vorderseite des Halbleiterkörpers
5	104	Rückseite des Halbleiterkörpers
	110, 112, 114	Graben
	20, 22, 24	erste Anschlusszone
	30	zweite Anschlusszone
	301	erste Zone der zweiten Anschlusszone
10	302	zweite Zone der zweiten Anschlusszone
	303, 304, 306	zweite Zone der zweiten Anschlusszone
	310, 312	p-dotierte Zonen
	40, 42, 44	erste Steuerelektrode
	48, 49	erste Steuerelektrode
15	50, 52, 54	erste Isolationsschicht
	60, 62, 64	zweite Steuerelektrode
	61, 63	zweite Steuerelektrode
	65	zweite Steuerelektrode
	651	gemeinsame Platte der zweiten Elektroden
20	66, 68	zweite Steuerelektrode
	67, 69	zweite Steuerelektrode
	70, 72, 74	zweite Isolationsschicht
	71, 73	Isolationsschicht
	751	Isolationsschicht
25	76, 78	Isolationsschicht
	77, 79	Isolationsschicht
	80	Kanalzone
	90	erste Anschlusselektrode
	92	zweite Anschlusselektrode
30	D, D1, D2	Drain-Anschluss
	G, G1, G2	Gate-Anschluss
	GND	Bezugspotential
	n	n-dotierte Zone

p	p-dotierte Zone
S, S1, S2	Source-Anschluss
T1	erster Transistor
T2	zweiter Transistor
5 V1	Versorgungspotential



2/7

FIG 2

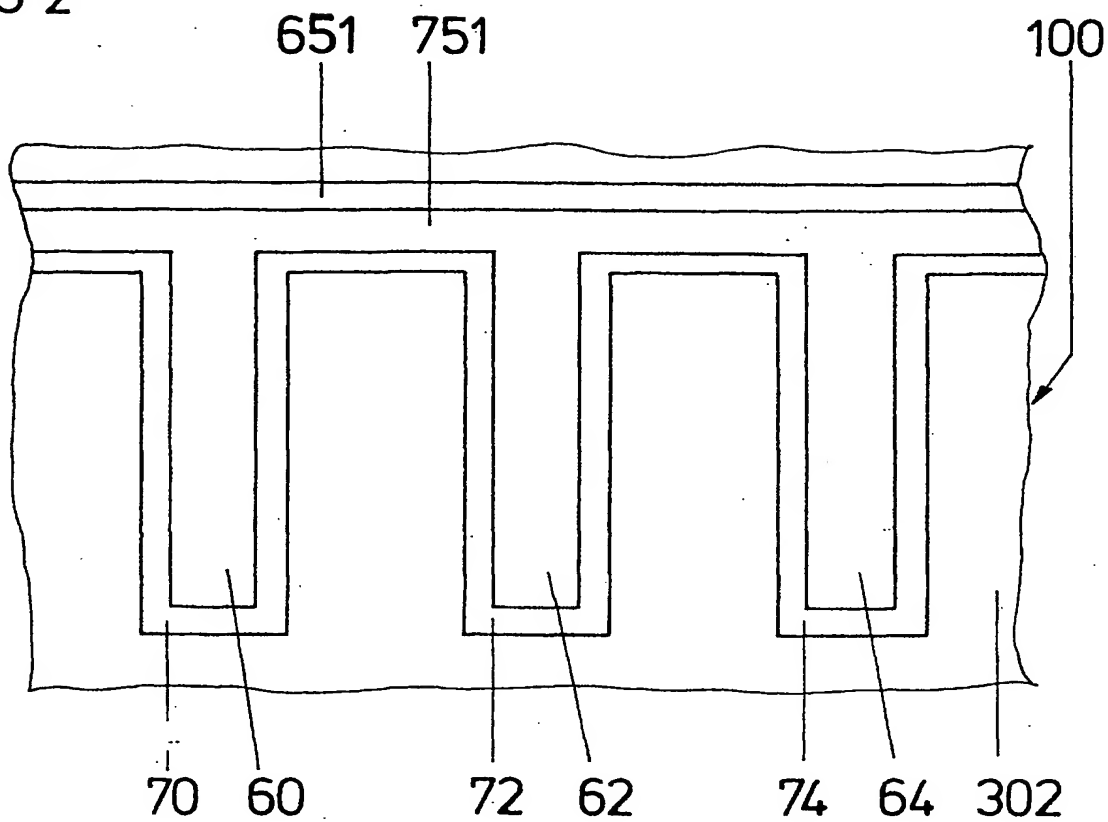
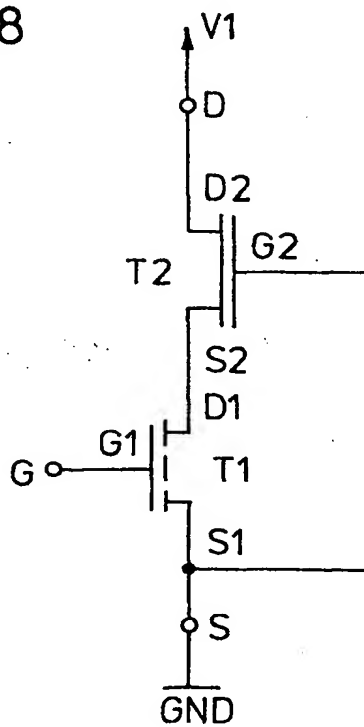
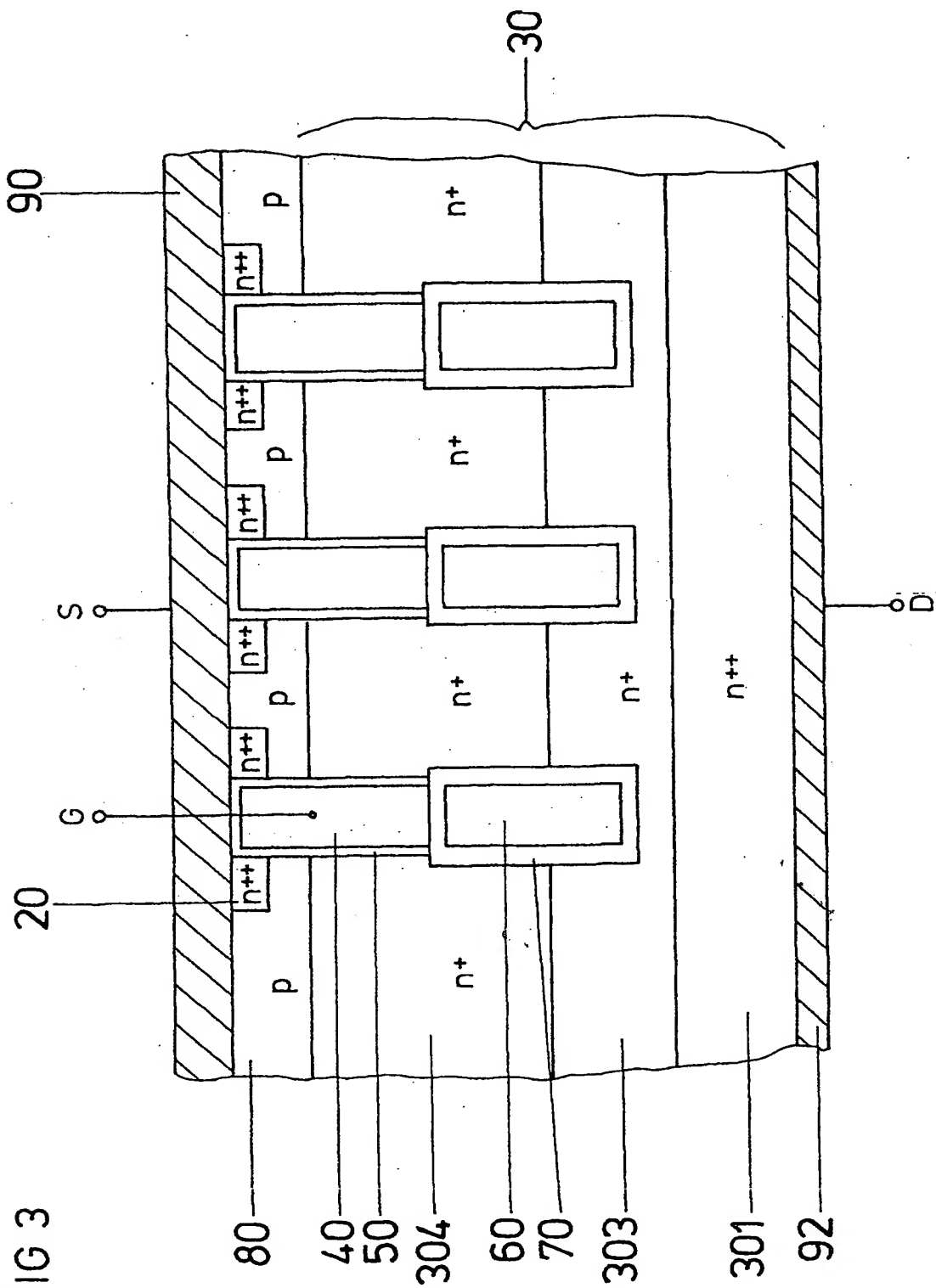
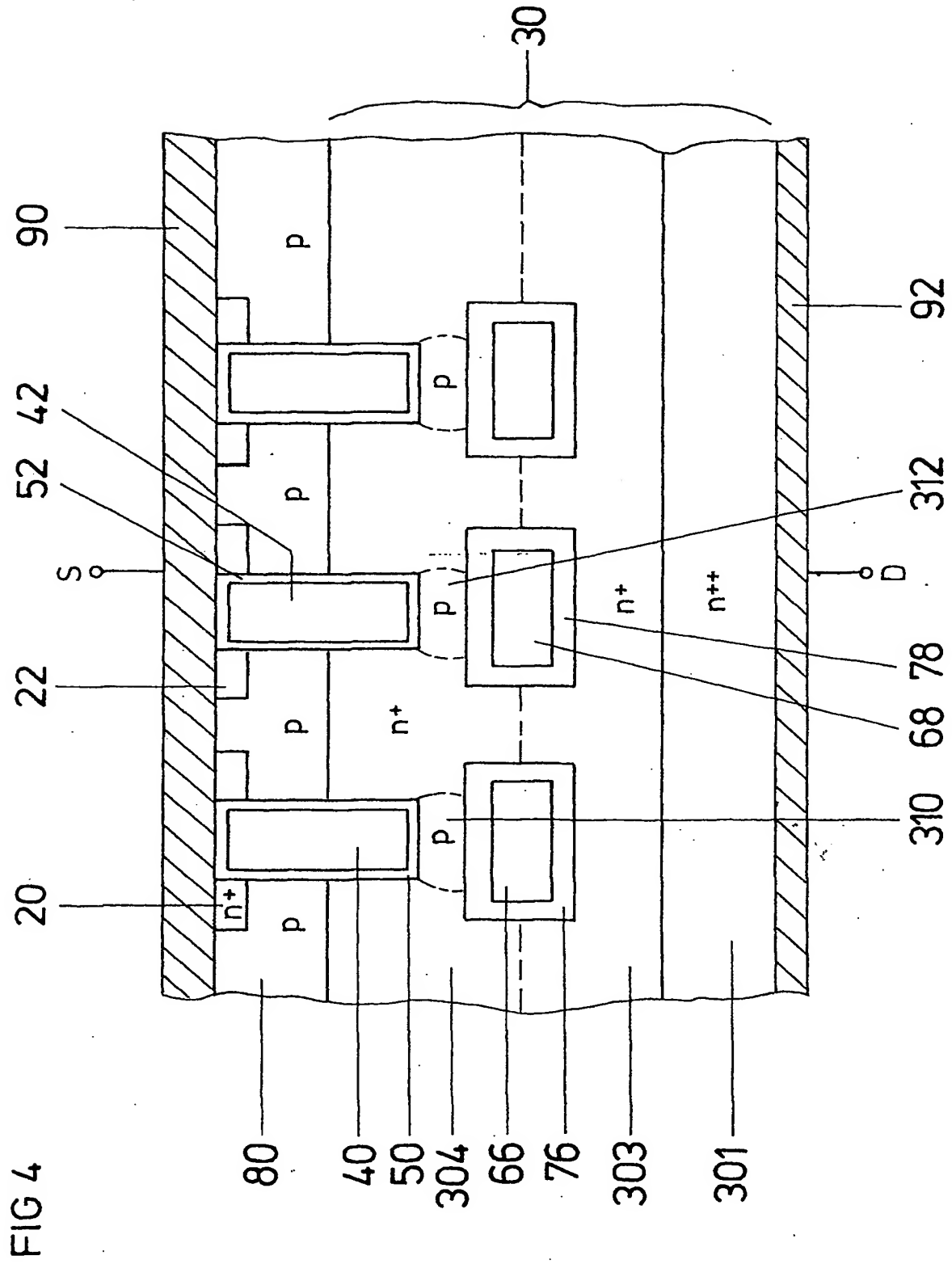


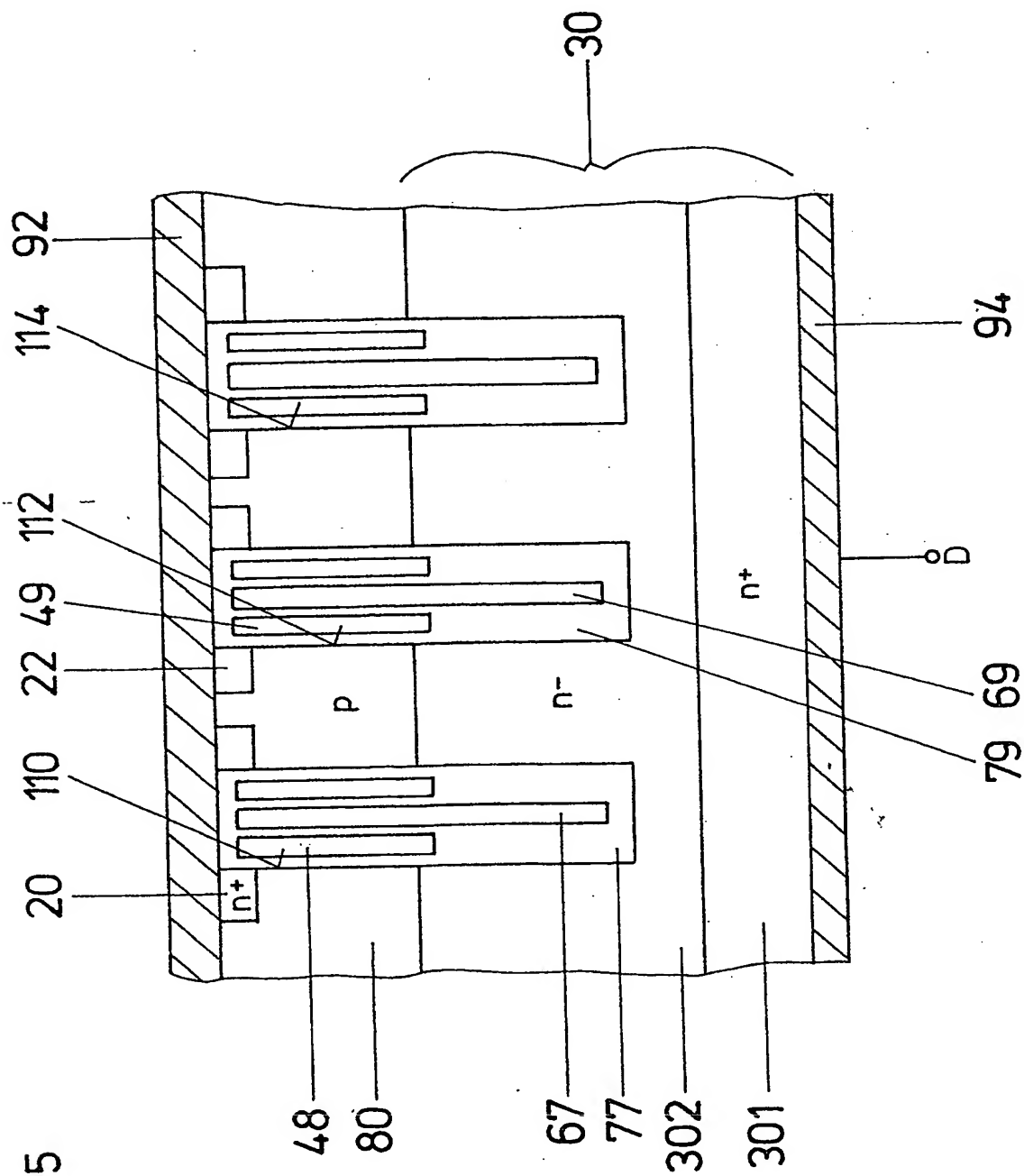
FIG 8





4/7





26 711

112

67

22

110

20

87

88

67.

77

302

301

30

76



79 69

3

و

Q.

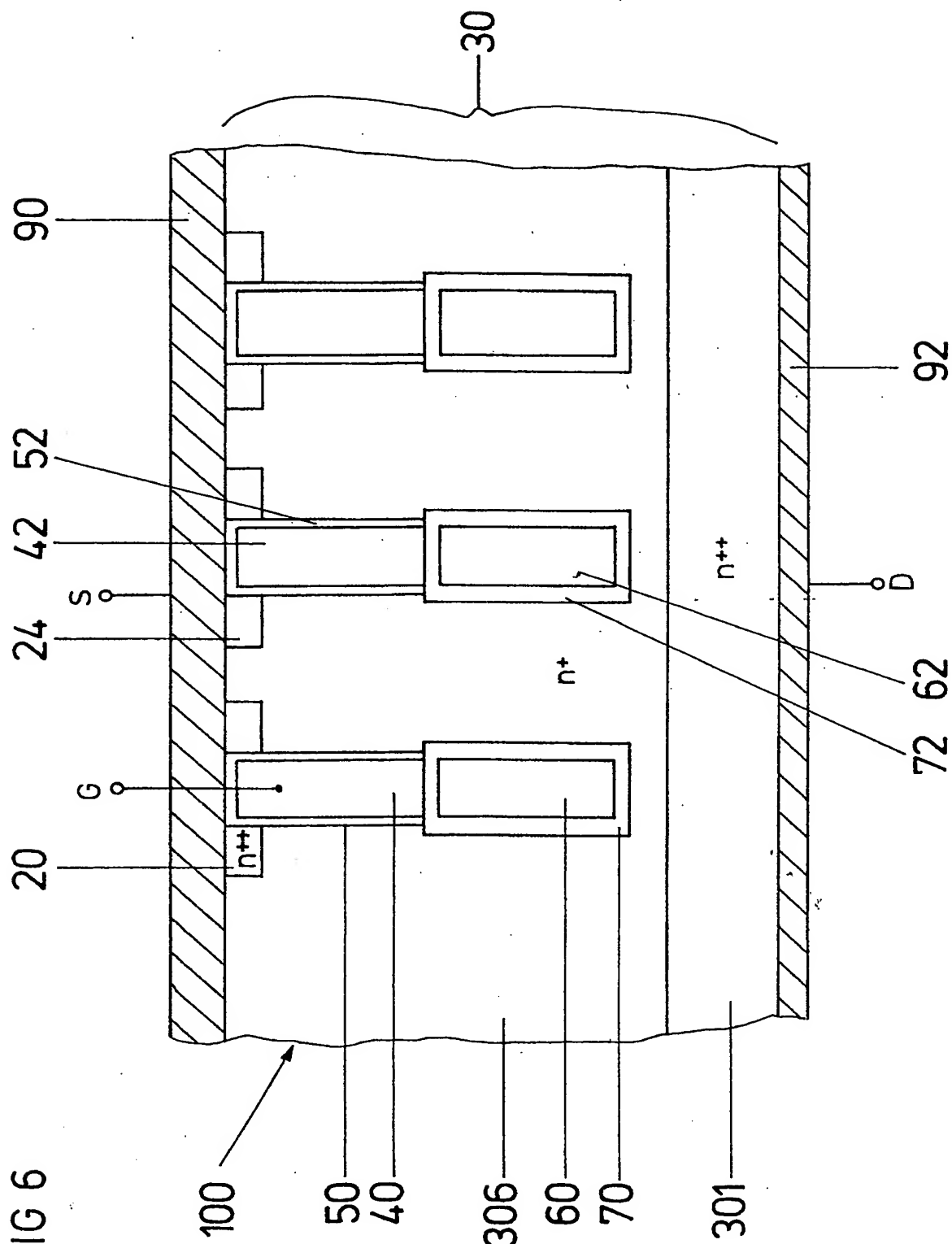


FIG 6

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
14. Februar 2002 (14.02.2002)

PCT

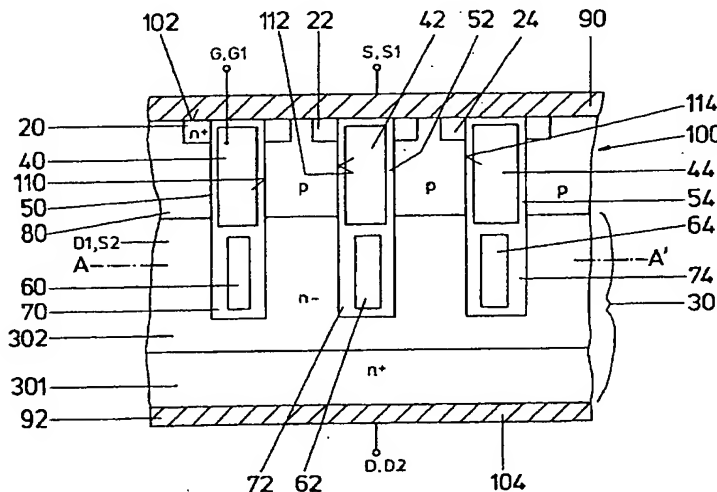
(10) Internationale Veröffentlichungsnummer
WO 02/013257 A3

- (51) Internationale Patentklassifikation⁷: **H01L 29/78**, 29/739, 29/41
- (21) Internationales Aktenzeichen: **PCT/EP01/08718**
- (22) Internationales Anmeldedatum:
27. Juli 2001 (27.07.2001)
- (25) Einreichungssprache: **Deutsch**
- (26) Veröffentlichungssprache: **Deutsch**
- (30) Angaben zur Priorität:
100 38 177.4 4. August 2000 (04.08.2000) **DE**
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **INFINEON TECHNOLOGIES AG** [DE/DE]; Saint-Martin-Strasse 53, 81669 München (DE).
- (72) Erfinder; und
(75) Erfinder/Anmelder (nur für US): **HIRLER, Franz** [DE/DE]; Mozartstrasse 4, 84424 Isen (DE). **TIHANYL, Jenoe** [DE/DE]; Isarweg 13, 85551 Kirchheim (DE). **WERNER, Wolfgang** [DE/DE]; Saebenerstrasse 256, 81545 München (DE).
- (74) Anwalt: **BICKEL, Michael**; Westphal, Mussnug & Partner, Mozartstrasse 8, 80336 Muenchen (DE).
- (81) Bestimmungsstaaten (national): **JP, US.**
- (84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- Veröffentlicht:
— mit internationalem Recherchenbericht

[Fortsetzung auf der nächsten Seite]

(54) Title: SEMICONDUCTOR SWITCH ELEMENT COMPRISING TWO CONTROL ELECTRODES, WHICH CAN BE CONTROLLED BY MEANS OF FIELD EFFECT

(54) Bezeichnung: MITTELS FELDEFFEKT STEUERBARES HALBLEITERSCHALTELEMENT MIT ZWEI STEUERELEKTRODEN



(57) Abstract: The invention relates to a semiconductor device which can be controlled by means of a field effect. Said device contains a semiconductor body (100) comprising a doped first and second contact area (20, 22, 24, 30) to which connecting electrodes (90, 92) for applying power supply potential are connected. A first control electrode (40, 42, 44; 48, 49) is insulated in relation to the semiconductor body (100; 200) and can be connected to a first control potential. A second control electrode (60, 62, 64; 66, 68; 67, 69; 61, 63) is arranged adjacently in relation to the first control electrode (40, 42, 44; 48, 49). Said second control electrode is arranged in the semiconductor body in an insulated manner and can be connected to a second control potential.

[Fortsetzung auf der nächsten Seite]

WO 02/013257 A3



(88) Veröffentlichungsdatum des internationalen
Recherchenberichts:

19. September 2002

*Zur Erklärung der Zweibuchstaben-Codes und der anderen
Abkürzungen wird auf die Erklärungen ("Guidance Notes on
Codes and Abbreviations") am Anfang jeder regulären Ausgabe
der PCT-Gazette verwiesen.*

(57) Zusammenfassung: Die vorliegende Erfindung betrifft eine mittels Feldeffekt steuerbare Halbleiteranordnung, die einen Halbleiterkörper (100) mit einer dotierten ersten und zweiten Anschlusszone (20, 22, 24, 30), an die Anschlusselektroden (90, 92) zum Anlegen von Versorgungspotentialen angeschlossen sind, aufweist. Eine erste Steuerelektrode (40, 42, 44; 48, 49) ist gegenüber dem Halbleiterkörper (100; 200) isoliert und an ein erstes Ansteuerpotential anschließbar. Benachbart zu der ersten Elektrode (60, 62, 64; 66, 68; 67, 69; 61, 63) angeordnet, die isoliert in dem Halbleiterkörper (100) angeordnet ist und die an ein zweites Ansteuerpotential anschließbar ist.

INTERNATIONAL SEARCH REPORT

International Application No

PCT/EP 01/08718

A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 H01L29/78 H01L29/739 H01L29/41

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, INSPEC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 998 833 A (BALIGA B J) 7 December 1999 (1999-12-07)	1-11, 16-19
Y	column 6, line 41 -column 10, line 29; figures 3,4A-4K	15
Y	EP 0 345 380 A (MITSUBISHI DENKI KK) 13 December 1989 (1989-12-13) column 4, line 57 -column 5, line 10; figure 4 column 6, line 30 - line 42	15
X	WO 94 03922 A (ADVANCED POWER TECHNOLOGY INC) 17 February 1994 (1994-02-17) page 14, line 29 -page 17, line 9; figures 14-21 -/--	1,2, 4-11, 16-19

☒ Further documents are listed in the continuation of box C.☒ Patent family members are listed in annex.

* Special categories of cited documents:

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *Z* document member of the same patent family

Date of the actual completion of the international search.

31 May 2002

Date of mailing of the international search report

18/06/2002

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Morvan, D

INTERNATIONAL SEARCH REPORT

International Application No

PCT/EP 01/08718

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	<p>US 5 126 807 A (BABA Y ET AL) 30 June 1992 (1992-06-30)</p> <p>column 4, line 51 -column 6, line 26; figures 5,6,7A-7I column 6, line 66 -column 7, line 2; figure 15</p>	<p>1,2, 4-14, 16-19</p>
E	<p>EP 1 170 803 A (SILICONIX INC) 9 January 2002 (2002-01-09) page 4, line 10 - line 42; figures 5,6 page 6, line 32 -page 7, line 13; figures 8,9A,9B,10A,10B,11A,11B,12A,12B,13A,13B</p>	<p>1-5,7-11</p>
A	<p>XU S ET AL: "Dummy gated radio frequency VDMOSFET with high breakdown voltage and low feedback capacitance" PROCEEDINGS OF THE 12TH INTERNATIONAL SYMPOSIUM ON POWER SEMICONDUCTOR DEVICES & ICS, TOULOUSE, FR, 22 - 25 May 2000, pages 385-388, XP002200791 IEEE, Piscataway, NJ, USA ISBN: 0-7803-6269-1 cited in the application Seite 386, linke Spalte, letzter Absatz; Abbildung 3</p>	<p>1,3</p>

INTERNATIONAL SEARCH REPORT

information on patent family members

International Application No

PCT/EP 01/08718

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 5998833	A	07-12-1999	AU 1213600 A	15-05-2000
			EP 1145327 A2	17-10-2001
			WO 0025365 A2	04-05-2000
			US 6388286 B1	14-05-2002
			US 2002036319 A1	28-03-2002
EP 0345380	A	13-12-1989	JP 1310576 A	14-12-1989
			JP 2050063 C	10-05-1996
			JP 7083118 B	06-09-1995
			DE 3853778 D1	14-06-1995
			DE 3853778 T2	12-10-1995
			EP 0345380 A2	13-12-1989
WO 9403922	A	17-02-1994	US 5283201 A	01-02-1994
			EP 0654173 A1	24-05-1995
			WO 9403922 A1	17-02-1994
			US 5801417 A	01-09-1998
			US 5648283 A	15-07-1997
US 5126807	A	30-06-1992	JP 2753155 B2	18-05-1998
			JP 4229662 A	19-08-1992
			KR 9506483 B1	15-06-1995
			US 5242845 A	07-09-1993
EP 1170803	A	09-01-2002	EP 1170803 A2	09-01-2002
			JP 2002110984 A	12-04-2002

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP 01/08718

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
 IPK 7 H01L29/78 H01L29/739 H01L29/41

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 5 998 833 A (BALIGA B J) 7. Dezember 1999 (1999-12-07)	1-11, 16-19
Y	Spalte 6, Zeile 41 - Spalte 10, Zeile 29; Abbildungen 3, 4A-4K	15
Y	EP 0 345 380 A (MITSUBISHI DENKI KK) 13. Dezember 1989 (1989-12-13)	15
	Spalte 4, Zeile 57 - Spalte 5, Zeile 10; Abbildung 4	
	Spalte 6, Zeile 30 - Zeile 42	
X	WO 94 03922 A (ADVANCED POWER TECHNOLOGY INC) 17. Februar 1994 (1994-02-17)	1, 2, 4-11, 16-19
	Seite 14, Zeile 29 - Seite 17, Zeile 9; Abbildungen 14-21	

	-/-	

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

- * Besondere Kategorien von angegebenen Veröffentlichungen :
- * A* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
- * E* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
- * L* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
- * O* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
- * P* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

- * T* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
- * X* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
- * Y* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
- * G* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

31. Mai 2002

Absenddatum des internationalen Recherchenberichts

18/06/2002

Name und Postanschrift der Internationalen Recherchenbehörde
 Europäisches Patentamt, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Morvan, D

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 5 126 807 A (BABA Y ET AL) 30. Juni 1992 (1992-06-30) Spalte 4, Zeile 51 -Spalte 6, Zeile 26; Abbildungen 5,6,7A-7I Spalte 6, Zeile 66 -Spalte 7, Zeile 2; Abbildung 15	1,2, 4-14, 16-19
E	EP 1 170 803 A (SILICONIX INC) 9. Januar 2002 (2002-01-09) Seite 4, Zeile 10 - Zeile 42; Abbildungen 5,6 Seite 6, Zeile 32 -Seite 7, Zeile 13; Abbildungen 8,9A,9B,10A,10B,11A,11B,12A,12B,13A,13B	1-5,7-11
A	XU S ET AL: "Dummy gated radio frequency VDMOSFET with high breakdown voltage and low feedback capacitance" PROCEEDINGS OF THE 12TH INTERNATIONAL SYMPOSIUM ON POWER SEMICONDUCTOR DEVICES & ICS, TOULOUSE, FR, 22. - 25. Mai 2000, Seiten 385-388, XP002200791 IEEE, Piscataway, NJ, USA ISBN: 0-7803-6269-1 in der Anmeldung erwähnt Seite 386, linke Spalte, letzter Absatz; Abbildung 3	1,3

THIS PAGE BLANK (USPTO)

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP 01/08718

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5998833 A	07-12-1999	AU 1213600 A	15-05-2000
		EP 1145327 A2	17-10-2001
		WO 0025365 A2	04-05-2000
		US 6388286 B1	14-05-2002
		US 2002036319 A1	28-03-2002
EP 0345380 A	13-12-1989	JP 1310576 A	14-12-1989
		JP 2050063 C	10-05-1996
		JP 7083118 B	06-09-1995
		DE 3853778 D1	14-06-1995
		DE 3853778 T2	12-10-1995
		EP 0345380 A2	13-12-1989
WO 9403922 A	17-02-1994	US 5283201 A	01-02-1994
		EP 0654173 A1	24-05-1995
		WO 9403922 A1	17-02-1994
		US 5801417 A	01-09-1998
		US 5648283 A	15-07-1997
US 5126807 A	30-06-1992	JP 2753155 B2	18-05-1998
		JP 4229662 A	19-08-1992
		KR 9506483 B1	15-06-1995
		US 5242845 A	07-09-1993
EP 1170803 A	09-01-2002	EP 1170803 A2	09-01-2002
		JP 2002110984 A	12-04-2002

THIS PAGE BLANK (USPTO)

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP 01/08718

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5998833	A	07-12-1999	AU 1213600 A	15-05-2000
			EP 1145327 A2	17-10-2001
			WO 0025365 A2	04-05-2000
			US 6388286 B1	14-05-2002
			US 2002036319 A1	28-03-2002
EP 0345380	A	13-12-1989	JP 1310576 A	14-12-1989
			JP 2050063 C	10-05-1996
			JP 7083118 B	06-09-1995
			DE 3853778 D1	14-06-1995
			DE 3853778 T2	12-10-1995
			EP 0345380 A2	13-12-1989
WO 9403922	A	17-02-1994	US 5283201 A	01-02-1994
			EP 0654173 A1	24-05-1995
			WO 9403922 A1	17-02-1994
			US 5801417 A	01-09-1998
			US 5648283 A	15-07-1997
US 5126807	A	30-06-1992	JP 2753155 B2	18-05-1998
			JP 4229662 A	19-08-1992
			KR 9506483 B1	15-06-1995
			US 5242845 A	07-09-1993
EP 1170803	A	09-01-2002	EP 1170803 A2	09-01-2002
			JP 2002110984 A	12-04-2002

THIS PAGE BLANK (USPTO)